

10/527428

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro



(43) Internationales Veröffentlichungsdatum
22. April 2004 (22.04.2004)

PCT

(10) Internationale Veröffentlichungsnummer
WO 2004/034172 A3

(51) Internationale Patentklassifikation: G06F 11/16

(21) Internationales Aktenzeichen: PCT/EP2003/008715

(22) Internationales Anmeldedatum:
6. August 2003 (06.08.2003)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
02020602.5 12. September 2002 (12.09.2002) EP

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): SIEMENS AKTIENGESellschaft [DE/DE];
Wittelsbacherplatz 2, 80333 München (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): PELESKA, Pavel
[DE/DE]; Magmannstr. 4, 82166 Gräfelfing (DE).
SCHNABEL, Dirk [DE/DE]; Eichendorffplatz 9, 81369 München (DE).

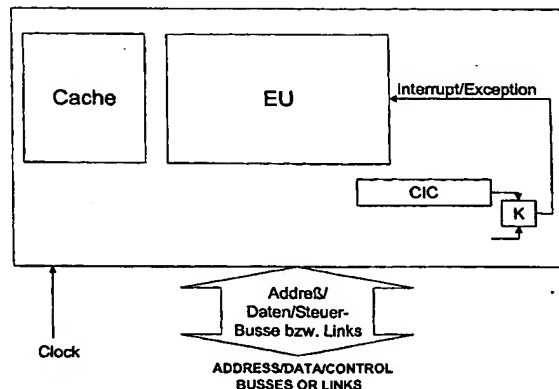
(74) Gemeinsamer Vertreter: SIEMENS AKTIENGESellschaft; Postfach 22 16 34, 80506 München (DE).

(81) Bestimmungsstaaten (national): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PG, PH, PL, PT,

[Fortsetzung auf der nächsten Seite]

(54) Title: METHOD FOR SYNCHRONIZING EVENTS, PARTICULARLY FOR PROCESSORS OF FAULT-TOLERANT SYSTEMS

(54) Bezeichnung: VERFAHREN ZUR EREIGNISSYNCHRONISATION, DAMIT SYNCHRONISIERTE PROZESSOREN UND FEHLERTOLERANTER SYSTEME MIT DERARTIGEN PROZESSOREN



(57) Abstract: Identically structured processor boards operating in lockstep mode are frequently used for redundant systems. The deterministic behavior of all components comprised in the board, i.e. CPUs, chip sets, main memory, etc. is the basic condition for implementing a lockstep system, deterministic behavior meaning that said components simultaneously supply identical results if the components receive identical stimuli at the same time and if no error occurs. Deterministic behavior also requires the use of clocked interfaces. In many cases, asynchronous interfaces cause a certain temporal fuzziness in the system, preventing the overall behavior of the system from remaining synchronous. In order to nevertheless operate in lockstep mode, the invention relates to a method for synchronizing external events which are fed to and influence a component (CPU). According to said method, the external events are temporarily stored by means of buffer elements and are then retrieved in a separate mode of operation of the component so as to be processed by an execution unit (EU) of the component, said component entering into said mode of operation in response to a condition being met, which can be or is predefined and reflects the number of executed instructions.

(57) Zusammenfassung: Für redundante Systeme werden vielfach identisch aufgebaute Prozessorboards vorgesehen, die im Lockstep-Betrieb arbeiten. Die grundlegende Voraussetzung für die Implementierung eines Lockstep Systems ist das deterministische Verhalten aller im Board enthaltenen Komponenten, also CPUs, Chip Sets, Hauptspeicher etc.

[Fortsetzung auf der nächsten Seite]

WO 2004/034172 A3